

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

APPLICANT: HYUN-JAE KIM, ET AL.)
) Group Art Unit: NYA
FOR: MASK FOR POLYCRYSTALLIZATION AND)
METHOD OF MANUFACTURING THIN) Examiner: NYA
FILM TRANSISTOR USING)
POLYCRYSTALLIZATION MASK)

CLAIM FOR PRIORITY

Mail Stop Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Commissioner:

Enclosed herewith is a certified copy of Korean Patent Application No. 2002-0056138 filed on September 16, 2002. The enclosed Applications are directed to the invention disclosed and claimed in the above-identified application.

Applicants hereby claim the benefit of the filing date of September 16, 2002, of the Korean Patent Application No. 2002-0056138, under provisions of 35 U.S.C. 119 and the International Convention for the protection of Industrial Property.

Respectfully submitted,

CANTOR COLBURN LLP

By: 

David A. Fox
Reg. No. 38, 807
Cantor Colburn LLP
55 Griffin Road South
Bloomfield, CT 06002
Telephone: (860) 286-2929
PTO Customer No. 23413

Date: September 16, 2003

대한민국 특허청

KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0056138
Application Number PATENT-2002-0056138

출원년월일 : 2002년 09월 16일
Date of Application SEP 16, 2002

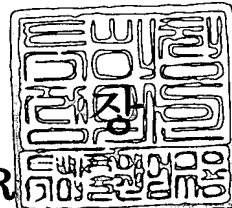
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 02 월 06 일

특 허 청

COMMISSIONER





【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2002.09.16
【발명의 명칭】	다결정용 마스크 및 이를 이용한 박막 트랜지스터의 제조 방법
【발명의 영문명칭】	A POLY-CRYSTALLIZATION MASK, AND A METHOD FOR MANUFACTURING A THIN FILM TRANSISTOR USING THE MASK
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【명칭】	유미특허법인
【대리인코드】	9-2001-100003-6
【지정된변리사】	김원근 , 박종하
【포괄위임등록번호】	2002-036528-9
【발명자】	
【성명의 국문표기】	김현재
【성명의 영문표기】	KIM, HYUN JAE
【주민등록번호】	680304-1042410
【우편번호】	463-905
【주소】	경기도 성남시 분당구 이매동 123번지 청구아파트 602동 1605호
【국적】	KR
【발명자】	
【성명의 국문표기】	강숙영
【성명의 영문표기】	KANG, SOOK YOUNG
【주민등록번호】	740127-2675012
【우편번호】	137-773
【주소】	서울특별시 서초구 서초2동 우성아파트 501동 413호
【국적】	KR

【발명자】

【성명의 국문표기】

강명구

【성명의 영문표기】

KANG, MYUNG KOO

【주민등록번호】

710922-1009020

【우편번호】

138-240

【주소】

서울특별시 송파구 신천동 미성아파트 3동 205호

【국적】

KR

【취지】

특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대
리인 유미특허법
인 (인)

【수수료】

【기본출원료】

20 면 29,000 원

【가산출원료】

3 면 3,000 원

【우선권주장료】

0 건 0 원

【심사청구료】

0 0

【합계】

32,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명에 따른 박막 트랜지스터의 제조 방법에서는, 우선, 절연 기판의 상부에 비정질 규소 박막을 형성하고, 적어도 둘 이상의 다른 투과율을 가지는 투과 영역의 슬릿 패턴을 가지는 다결정용 마스크를 이용하여 레이저빔을 국부적으로 조사하여 비정질 규소 박막을 결정화하여 다결정 규소 박막을 형성한다. 이어, 다결정 규소 박막을 패터닝하여 반도체층을 형성하고, 반도체층을 덮는 게이트 절연막을 형성한 다음, 반도체층의 게이트 절연막의 상부에 게이트 전극을 형성한다. 이어, 반도체층에 불순물을 주입하여 게이트 전극을 중심으로 양쪽에 소스 및 드레인 영역을 형성하고, 소스 및 드레인 영역과 각각 전기적으로 연결되는 소스 및 드레인 전극을 각각 형성한다.

【대표도】

도 1

【색인어】

다결정, 고상결정, 마스크, 레이저, 슬릿, 투과율

【명세서】**【발명의 명칭】**

다결정용 마스크 및 이를 이용한 박막 트랜지스터의 제조 방법{A
POLY-CRYSTALLIZATION MASK, AND A METHOD FOR MANUFACTURING A THIN FILM TRANSISTOR
USING THE MASK}

【도면의 간단한 설명】

도 1은 본 발명의 실시예에 따른 다결정용 마스크의 구조를 도시한 평면도이고,
도 2a 내지 도 2f는 본 발명의 실시예에 따른 다결정용 마스크를 이용하여 비정질
규소를 다결정 규소로 결정화하는 단계를 구체적으로 도시한 공정도이고,
도 3은 본 발명의 실시예에 따른 다결정용 마스크를 이용하여 완성한 다결정 규소
박막 트랜지스터의 구조를 도시한 단면도이고,
도 4a 내지 도 4f는 본 발명의 실시예에 따른 다결정용 마스크를 이용한 다결정 규
소 박막 트랜지스터의 제조 방법을 그 공정 순서에 따라 도시한 단면도이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <5> 이 발명은 다결정용 마스크 및 이를 이용한 박막 트랜지스터의 제조 방법에 관한
것이다.
- <6> 일반적으로 액정 표시 장치는 전극이 형성되어 있는 두 기판 및 그 사이에 주입되
어 있는 액정 물질을 포함하며, 두 기판은 가장자리에 둘레에 인쇄되어 있으며 액정 물

질을 가두는 봉인재로 결합되어 있으며, 두 기판 사이에 산포되어 있는 간격재에 의해 지지되고 있다.

<7> 이러한 액정 표시 장치는 두 기판 사이에 주입되어 있는 이방성 유전율을 갖는 액정 물질에 전극을 이용하여 전계를 인가하고, 이 전계의 세기를 조절하여 기판에 투과되는 빛의 양을 조절함으로써 화상을 표시하는 장치이다. 이때, 전극에 전달되는 신호를 제어하기 위해 박막 트랜지스터를 사용한다.

<8> 액정 표시 장치에 사용되는 가장 일반적인 박막 트랜지스터는 비정질 규소를 반도체층으로 사용한다.

<9> 이러한 비정질 규소 박막 트랜지스터는 대략 $0.5 \sim 1 \text{ cm}^2/\text{Vsec}$ 정도의 이동도 (mobility)를 가지고 있는 바, 액정 표시 장치의 스위칭 소자로는 사용이 가능하지만, 이동도가 작아 액정 패널 또는 유기 EL(electro luminescence) 등의 표시 장치에서 직접 구동 회로를 형성하기는 부적합한 단점이 있다.

<10> 따라서 이러한 문제점을 극복하기 위해 전류 이동도가 대략 $20 \sim 150 \text{ cm}^2/\text{Vsec}$ 정도가 되는 다결정 규소를 반도체층으로 사용하는 다결정 규소 박막 트랜지스터 액정 표시 장치 또는 유기 EL(electro luminescence)가 개발되었는바, 다결정 규소 박막 트랜지스터는 비교적 높은 전류 이동도를 갖고 있으므로 구동 회로를 표시 장치용 패널에 내장하는 칩 인 글래스(Chip In Glass)를 구현할 수 있다.

<11> 현재 낮은 용점을 가지는 유리 기판 상부에 다결정 규소의 박막을 형성하는

방법 중 가장 많이 쓰이는 방법은 엑시머 레이저 어닐닝(eximer laser annealing)하는 기술로, 기판의 상부에 직접 비정질 규소를 적층하고 비정질 규소가 흡수하는 파장대의 엑시머 레이저를 조사하여 비정질 규소를 1400℃ 정도의 온도로 용융시켜 다결정으로 결정화시킨다. 이때, 결정립의 크기는 3,000-5,000 Å 정도로 비교적 균일한 입자 크기로 형성되며, 결정화되는 시간은 30-200 ns에 불과하여 유기 기판에는 손상을 주지 않는다. 하지만, 불균일한 결정입계로 인하여 박막 트랜지스터사이의 전기적인 특성에 대한 균일도를 저하시키거나 입자의 미세 구조를 조절하지 못하는 단점을 가지고 있다.

<12> 이러한 문제점을 해결하기 위해서 결정립계의 분포를 인위적으로 조절할 수 있는 순차적 측면 고상 결정(sequential lateral solidification) 공정이 개발되었다. 이는 다결정 규소의 그레인이 레이저가 조사된 액상 영역과 레이저가 조사되지 않은 고상 영역의 경계에서 그 경계면에 대하여 수직 방향으로 성장한다는 사실을 이용한 기술이다. 이때, 레이저빔은 슬릿 모양을 가지는 마스크의 투과 영역이 통과하여 비정질 규소를 완전히 녹여 비정질 규소층에 슬릿 모양의 액상 영역을 형성한다. 이어, 액상의 비정질 규소는 냉각되면서 결정화가 이루어지는데, 결정은 레이저가 조사되지 않은 고상 영역의 경계에서부터 그 경계면에 대하여 수직 방향으로 성장하고 그레인들의 성장은 액상 영역의 중앙에서 서로 만나면 멈추게 된다. 이러한 공정은 마스크의 슬릿 패턴을 그레인의 성장 방향으로 이동하면서 진행하면 순차적 측면 고상 결정은 전 영역을 통하여 진행하며, 이때 그레인의 크기는 슬릿 패턴의 폭만큼 성장시킬 수 있다.

<13> 하지만, 이러한 순차적 측면 고상 결정화 공정을 진행한 후에는 다결정 규소층의 표면에는 400-1,000 Å 정도의 돌기가 결정입계를 따라 형성되어 반도체층의 상부에 형성되는 게이트 절연막의 계면에 응력(stress)을 유발시키며, 이는 엑시머 레이저 어닐링에

비해 10배이상 크게 나타나며, 박막 트랜지스터의 특성을 저하시키는 원인으로 작용한다.

<14> 또한, 비정질 규소층을 다결정 규소층으로 결정화하기 전에 비정질 규소층에 잔류하는 수소를 제거해야하는데, 이를 위해서는 별도의 탈 수소 공정을 추가해야 하기 때문에 제조 공정이 복잡하다는 문제점을 가지고 있다.

【발명이 이루고자 하는 기술적 과제】

<15> 본 발명의 목적은 비정질 규소를 다결정 규소로 결정화하는 공정에서 형성되는 돌기를 제거할 수 있는 다결정용 마스크 및 이를 이용한 박막 트랜지스터의 제조 방법을 제공하는 것이다.

<16> 본 발명의 다른 목적은 제조 공정을 단순화할 수 있는 다결정용 마스크 및 이를 이용한 박막 트랜지스터의 제조 방법을 제공하는 것이다.

【발명의 구성 및 작용】

<17> 위와 같은 과제를 해결하기 위하여 본 발명에서는 투과 영역을 정의하는 슬릿 패턴이 적어도 둘 이상의 투과율을 가지는 마스크를 이용하여 엑시머 레이저 결정 또는 측면 고상 결정을 실시하여 비정질 규소층을 다결정 규소층으로 결정화한다.

<18> 이때, 마스크는 슬릿 패턴이 제1 투과율을 가지는 제1 영역과 제2 투과율을 가지는 제2 영역을 포함하고, 제1 영역의 슬릿 패턴에는 반투과막이 형성되어 있으며, 제2 영역의 상기 슬릿 패턴은 개구부로 이루어진 것이 바람직하다.

- <19> 또한, 제1 및 제2 영역에서 슬릿 패턴들은 반 피치만큼 어긋나 배치되어 있고, 제1 및 제2 영역에서 슬릿 패턴들은 두 열로 배열되어 있고, 제1 및 제2 영역은 교대로 배치되어 있는 것이 바람직하다.
- <20> 이러한 본 발명에 따른 마스크는 박막 트랜지스터의 제조 방법에 적용할 수 있다.
- <21> 본 발명에 따른 박막 트랜지스터의 제조 방법에서는, 우선 절연 기판의 상부에 비정질 규소 박막을 형성하고, 적어도 둘 이상의 다른 투과율을 가지는 투과 영역의 슬릿 패턴을 가지는 다결정용 마스크를 이용하여 레이저빔을 국부적으로 조사하여 비정질 규소 박막을 결정화하여 다결정 규소 박막을 형성한다. 이어, 다결정 규소 박막을 패터닝하여 반도체층을 형성한 다음, 반도체층을 덮는 게이트 절연막을 형성하고, 그 상부에 게이트 전극을 형성한다. 이어, 반도체층에 불순물을 주입하여 게이트 전극을 중심으로 양쪽에 소스 및 드레인 영역을 형성하고, 소스 및 드레인 영역과 각각 전기적으로 연결되는 소스 및 드레인 전극을 각각 형성한다.
- <22> 드레인 전극을 드러내는 접촉 구멍을 가지는 보호막과 접촉 구멍을 통하여 드레인 전극과 연결되어 있는 화소 전극을 형성하는 단계를 더 포함할 수 있다.
- <23> 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- <24> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층,

막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

<25> 이제 본 발명의 실시예에 따른 다결정용 마스크 및 이를 이용한 박막 트랜지스터의 제조 방법에 대하여 도면을 참고로 하여 상세하게 설명한다.

<26> 본 발명의 실시예에서는 슬릿 패턴의 투과 영역을 가지는 마스크를 이용하여 레이저빔을 통과시켜 국부적으로 비정질 규소를 완전히 녹여 비정질 규소층에 액상 영역을 형성한 다음 고상 영역의 경계면에 수직하게 그레인을 성장시키는 순차적 측면 고상 결정(sequential lateral solidification) 공정을 실시하여 비정질 규소를 다결정 규소로 결정화한다. 이때, 슬릿 패턴으로 정의되는 투과 영역의 투과율은 적어도 둘 이상이 되도록 마스크를 설계한다. 이러한 본 발명의 실시예에 따른 다결정용 마스크의 구조에 대하여 도면을 참조하여 구체적으로 설명하기로 한다.

<27> 도 1은 본 발명의 실시예에 따른 다결정용 마스크의 구조를 구체적으로 도시한 평면도이다.

<28> 도 1에서 보는 바와 같이, 본 발명의 실시예에 따른 다결정용 마스크는 순차적 측면 고상 결정 공정에서 비정질 규소층을 다결정 규소층으로 결정할 때 레이저빔을 국부적으로 조사할 때 사용하는 마스크로서, 투과 영역을 정의하는 슬릿 패턴(111)이 세로 방향으로 배열되어 있다. 이때, 서로 이웃하는 두 열의 슬릿 패턴(111)들은 세로 피치의 반만큼 어긋나도록 배치되어 있으며, 이러한 슬릿 패턴(111)들은 두 열을 단위로 서로 다른 투과율을 가진다. 즉, A 영역의 슬릿 패턴(111)들은 레이저빔을 일부만 투과시

킬 수 있는 반투과막(HT)으로 이루어져 있으며, B 영역의 슬릿 패턴(111)들은 레이저빔을 완전히 투과시킬 수 있도록 개구부(T)로 이루어져 있다. 이러한 다결정 규소용 마스크는 크롬 등의 불투명막을 패터닝하여 개구부로 슬릿 패턴(111)을 형성한 다음, 불투명막의 상부에 반투과막을 적층하고, B 영역에만 반투과막을 제거하여 형성한다. 그러면 a 부분은 불투명막과 반투명막 모두로 이루어지며, b 부분은 불투명막으로만 이루어진다.

<29> 다음은, 이러한 본 발명의 실시예에 따른 다결정용 마스크를 이용한 순차적 측면 고상 결정 공정에서 다결정용 마스크는 A 영역과 B영역이 교대로 배치되어 있어 비정질 규소층에서 수소를 제거하는 단계와 비정질 규소를 다결정 규소로 결정화하는 단계 및 돌기를 제거하는 단계가 순차적으로 이루어지며, 이에 대하여 도면을 참조하여 구체적으로 설명하기로 한다.

<30> 도 2a 내지 도 2f는 본 발명의 실시예에 따른 다결정용 마스크를 이용하여 비정질 규소를 다결정 규소로 결정화하는 단계를 구체적으로 도시한 공정도이다.

<31> 본 발명의 실시예에 따른 다결정용 마스크를 이용한 순차적 측면 고상 결정 공정에서는 슬릿 패턴으로 형성되어 있는 투과 영역(T, HT)을 통하여 레이저빔을 조사하여 절연 기판(120)의 상부에 형성되어 있는 비정질 규소층(130)을 국부적 또

는 완전히 녹여 투과 영역(T, HT)에 대응하는 비정질 규소층(130)에 액상 영역(131)을 형성하여, 비정질 규소층에서 수소를 제거하는 단계와 비정질 규소를 결정화하는 단계화 돌기를 제거하는 단계를 순차적으로 진행한다. 순차적 고상 결정 공정에서, 다결정용 마스크는 슬릿 패턴의 길이 방향으로 슬릿 패턴의 반(1/2) 세로 피치만큼 이동하면서 레이저빔을 조사하며, A 및 B 영역에서 슬릿 패턴(111, 도 1 참조)은 세로 방향으로 세로 피치의 반만큼 엇갈리도록 배치되어 있어, 수소를 제거하는 단계와 비정질 규소를 결정화하는 단계화 돌기를 제거하는 단계를 전면적으로 이루어진다.

<32> 우선, 도 2a에서 보는 바와 같이, 절연 기판(120)의 상부에 화학 기상 증착 공정을 통하여 비정질 규소층(130)을 적층한 다음, 그 위에 다결정용 마스크(110)를 정렬한 다음, 레이저빔을 조사한다. 여기서, 비정질 규소층(130)을 완전히 용융시킬 수 있을 정도의 에너지로 레이저빔을 조사하더라도, 다결정 규소용 마스크(110)의 A 영역의 슬릿 패턴에는 반투과막(HT)이 형성되어 있어, 투과 영역(HT)에 대응하는 비정질 규소층(130)은 일부만 용융되면서 액상 영역(131)이 형성된다. 이때, 비정질 규소층(130)에 잔류하는 수소가 증발하게 되어 탈 수소 공정이 이루어진다.

<33> 이어, 도 2b에서 보는 바와 같이, 다결정용 마스크(110)를 가로 방향으로 슬릿 패턴(111, 도 1 참조)의 가로 피치만큼 이동하여 탈 수소 공정을 경험한 부분에 마스크(110)의 B 영역의 개구부(T)가 위치하도록 정렬한 다음, 레이저빔을 조사하여, 탈 수소 공정을 경험한 부분의 비정질 규소층(130)을 완전히 액상 영역(131)으로 형성한다.

<34> 이어, 도 2c에서 보는 바와 같이 레이저 조사 공정이 끝나면 액상(131)의 비정질 규소는 냉각되면서 결정화(133)가 이루어지는데, 결정은 레이저가 조사되지 않은 고상

영역의 경계에서부터 그 경계면에 대하여 수직 방향으로 성장하여 결정화는 수평 방향으로 진행된다.

<35> 이어, 도 2d에서 보는 바와 같이 그레인들의 성장은 액상 영역(131)의 중앙에서 서로 만나면 멈추게 되는데, 이때 다결정 규소층(133)의 중앙 표면에는 400-1,000 Å 정도의 돌기가 결정 입계를 따라 형성된다.

<36> 이어, 도 2e에서 보는 바와 같이, 다결정용 마스크(110)를 가로 방향으로 슬릿 패턴(111, 도 1 참조)의 가로 피치만큼 이동하여 결정화 공정을 경험한 부분에 마스크(110)의 A 영역의 투과 영역(HT)이 위치하도록 정렬한 다음, 레이저빔을 조사한다. 여기서도, 다결정 규소층(133)을 완전히 용융시킬 수 있을 정도의 에너지로 레이저빔을 조사하더라도, 다결정 규소용 마스크(110)의 A 영역의 슬릿 패턴에는 반투과막(HT)이 형성되어 있어, 투과 영역(HT)에 대응하는 다결정 규소층(133)은 일부만 용융되면서 액상 영역(134)이 형성되며, 다결정 규소층(133)의 표면에 형성되었던 돌기가 사라진다.

<37> 이어, 도 2f에서 보는 바와 같이 레이저 조사 공정이 끝나면 액상(134)의 다결정 규소는 냉각되면서 다시 결정화(133')가 이루어지는데, 결정은 레이저가 조사되지 않은 고상 영역의 경계에서부터 그 경계면에 대하여 수직 방향으로 성장하는데, 이때에는 이미 결정화되었던 다결정 규소층(133)의 표면으로부터 수직 방향으로 결정화가 진행된다.

<38> 결과적으로, 다른 투과율을 가지는 슬릿 패턴의 투과 영역을 가지는 마스크를 이용하여 측면 고상 결정화 공정을 진행함으로써 비정질 규소층에서 수소를 제거하고 돌기를 제거하면서 비정질 규소층(130)을 다결정 규소층(133, 133')으로 결정화할 수 있다.

- <39> 이때, 다결정용 마스크(110)의 슬릿 패턴(111)이 A 및 B 영역에서 슬릿 패턴의 폭만큼 서로 엇갈리게 배치되어 있어 비정질 규소층의 액상 영역에서 그레인은 세로 방향으로 슬릿 패턴의 폭만큼 성장하게 되며, 두 이상의 영역으로 분리하여 슬릿 패턴(111)을 엇갈리게 배치하면, 그레인의 크기는 원하는 만큼 크게 형성할 수 있다.
- <40> 다음은, 이러한 본 발명의 실시예에 따른 다결정용 마스크를 이용하여 제조하는 다결정 규소 박막 트랜지스터의 제조 방법에 대하여 구체적으로 설명하기로 한다.
- <41> 우선, 도 3을 참조하여 완성된 박막 트랜지스터의 구조에 대하여 설명하기로 한다.
- <42> 도 3은 본 발명의 실시예에 따른 다결정 규소 박막 트랜지스터의 구조를 도시한 단면도이다.
- <43> 도 3에서 보는 바와 같이, 절연 기판(10)의 상부에는 채널 영역(21)과 채널 영역(21)을 중심으로 양쪽에 각각 형성되어 있는 소스 및 드레인 영역(22, 23)을 가지며 다결정 규소로 이루어진 반도체층(20)이 형성되어 있다. 여기서, 소스 및 드레인 영역(22, 23)은 n형 또는 p형의 불순물이 도핑되어 있으며 실리사이드층을 포함할 수 있다. 또한, 반도체층(20)의 상부에는 제조 공정시 반도체층(20)의 표면에 결정립계를 따라 돌기가 형성되는 것을 방지하기 위해 평탄화막(90)이 형성되어 있다. 이때, 평탄화막(90)은 레이저를 투과시킬 수 있는 유전 재료(dielectric material)로서 산화 규소(SiO_2) 또는 질화 규소(Si_3N_4) 등이 가능하며, 100-1,500 Å 범위의 두께가 적당하다.
- <44> 기판(10)의 상부에는 반도체층(20)을 덮는 산화 규소(SiO_2)나 질화 규소(Si_3N_4)로 이루어진 게이트 절연막(30)이 형성되어 있으며, 채널 영역(21) 상부의 게이트 절연막(30) 상부에는 게이트 전극(40)이 형성되어 있다. 이때, 도면에는 나타나 있지 않지만

게이트 절연막(30)의 상부에는 게이트 전극(40)과 연결되어 있는 게이트선이 추가될 수 있다.

<45> 게이트 절연막(30)의 상부에는 게이트 전극(40)을 덮는 층간 절연막(50)이 형성되어 있으며 게이트 절연막(30)과 층간 절연막(50)은 반도체층(20)의 소스 및 드레인 영역(22, 23)을 드러내는 접촉구(52, 53)를 가지고 있다.

<46> 층간 절연막(50)의 상부에는 접촉구(52)를 통하여 소스 영역(22)과 연결되어 있는 소스 전극(62)과 게이트 전극(40)을 중심으로 소스 전극(62)과 마주하며 접촉구(53)를 통하여 드레인 영역(23)과 연결되어 있는 드레인 전극(63)이 형성되어 있다. 이때, 층간 절연막(50)의 상부에는 도면에 나타나 있지 않지만 소스 전극(62)과 연결되어 있는 데이터선이 추가로 형성될 수 있다.

<47> 층간 절연막(50)의 상부에는 질화 규소 또는 산화 규소 또는 SiOC 또는 SiOF 또는 유기 절연 물질로 이루어진 보호막(70)이 형성되어 있으며, 그 상부에는 보호막(70)의 접촉 구멍(72)을 통하여 드레인 전극(63)과 연결되어 있는 화소 전극(80)이 형성되어 있다.

<48> 이때, 이러한 박막 트랜지스터에는 기판(10)과 반도체층(20) 사이에 버퍼층이 추가될 수 있다.

<49> 다음은 본 발명의 실시예에 따른 다결정용 마스크를 이용한 다결정 규소 박막 트랜지스터의 제조 방법에 대하여 도 3 및 도 4a 내지 4f를 참조하여 설명하기로 한다.

<50> 도 4a 내지 도 4f는 본 발명의 실시예에 따른 다결정 규소 박막 트랜지스터의 제조 방법을 그 공정 순서에 따라 도시한 단면도이다.

<51> 우선, 도 2a에서 보는 바와 같이 기판(10)의 상부에 비정질 규소를 저압 화학 기상 증착 또는 플라즈마 화학 기상 증착 또는 스퍼터링 방법으로 비정질 규소 박막을 적층한 다음 그 상부에 도 1에서 보는 바와 같은 다결정 규소용 마스크(110)를 정렬하고 레이저를 조사하여 비정질 규소 박막을 액상으로 녹여 용융시킨 다음 냉각하면서 그레인을 성장시키는 엑시머 레이저 결정 또는 측면 고상 결정 공정을 진행하여 다결정 규소 박막(25)을 형성한다. 이때, 도 1에서 보는 바와 같이 다른 투과율을 가지는 슬릿 패턴의 투과 영역을 가지는 마스크를 이용하여 결정화 공정을 진행함으로써 비정질 규소 박막에서 수소를 제거하고 다결정 규소 박막(25)에서 돌기를 제거할 수 있다. 따라서, 별도의 탈 수소 공정을 생략할 수 있어 제조 공정을 단순화할 수 있으며, 박막 트랜지스터 특성이 저하되는 것을 방지할 수 있다.

<52> 이어, 도 4b에서 보는 바와 같이, 액티브용 마스크를 이용한 사진 식각 공정을 다결정 규소 박막(25)을 패터닝하여 반도체층(20)을 형성한다.

<53> 이어, 도 4c에서 보는 바와 같이, 산화 규소(SiO_2)나 질화 규소를 증착하여 게이트 절연막(30)을 형성한 다음, 게이트 배선용 전도성 물질을 증착한 후 패터닝하여 반도체층(20)의 채널 영역(21) 상부에 게이트 전극(40)을 형성한다. 이어, 게이트 전극(40)을 마스크로 하여 반도체층(20)에 n형 또는 p형의 불순물을 이온 주입하고 활성화하여 채널 영역(21)을 중심으로 양쪽에 소스 및 드레인 영역(22, 23)을 형성한다.

<54> 이어, 도 4d에서 보는 바와 같이, 게이트 절연막(30)의 상부에 게이트 전극(40)을 덮는 층간 절연막(50)을 형성한 다음, 게이트 절연막(30)을 패터닝하여 반도체층(20)의 소스 및 드레인 영역(22, 23)을 드러내는 접촉구(52, 53)를 형성한다.

- <55> 이어, 도 4e에서 보는 바와 같이, 절연 기판(10)의 상부에 데이터 배선용 금속을 증착하고 패터닝하여, 접촉구(52, 53)를 통하여 소스 및 드레인 영역(22, 23)과 각각 연결되는 소스 및 드레인 전극(62, 63)을 형성한다.
- <56> 이어, 도 4f에서 보는 바와 같이, 절연 기판(10)의 상부에 절연 물질을 적층하여 보호막(70)을 형성하고, 패터닝하여 드레인 전극(63)을 드러내는 접촉 구멍(72)을 형성한다.
- <57> 이어, 도 3에서 보는 바와 같이 보호막(70)의 상부에 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등과 같은 투명한 도전 물질 또는 반사도를 가지는 도전 물질을 적층하고 패터닝하여 화소 전극(80)을 형성한다.
- <58> 또한, 화소 전극을 형성하는 공정까지 설명하여 박막 트랜지스터의 제조 공정을 설명하였지만, 본 발명의 기술은 유기 EL 등의 표시 장치에 스위칭 소자로 사용되는 다결정 규소 박막 트랜지스터의 제조 공정에도 동일하게 적용할 수 있다.
- <59> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

【발명의 효과】

- <60> 이처럼, 본 발명에서는 다른 투과율을 가지는 슬릿 패턴의 투과 영역을 가지는 마스크를 이용하여 결정화 공정을 진행함으로써 비정질 규소 박막에서 수소를 제거하고 다

결정 규소 박막에서 돌기를 제거할 수 있어 제조 공정을 단순화할 수 있으며, 박막 트랜지스터 특성이 저하되는 것을 방지할 수 있다.

【특허청구범위】**【청구항 1】**

레이저빔을 조사할 때 슬릿 패턴의 투과 영역으로 상기 레이저빔을 국부적으로 통과시켜 비정질 규소를 다결정 규소로 결정화하기 위해 사용하는 다결정용 마스크로서,
상기 투과 영역은 적어도 둘 이상의 다른 투과율을 가지는 다결정용 마스크.

【청구항 2】

제1항에서,

상기 마스크는 상기 슬릿 패턴이 제1 투과율을 가지는 제1 영역과 제2 투과율을 가지는 제2 영역을 포함하는 다결정용 마스크.

【청구항 3】

제2항에서,

상기 제1 영역의 상기 슬릿 패턴에는 반투과막이 형성되어 있으며, 상기 제2 영역의 상기 슬릿 패턴은 개구부를 이루어진 다결정용 마스크.

【청구항 4】

제3항에서,

상기 제1 및 제2 영역에서 상기 슬릿 패턴들은 반 피치만큼 어긋나 배치되어 있는 다결정용 마스크.

【청구항 5】

제4항에서,

상기 제1 및 제2 영역에서 상기 슬릿 패턴들은 두 열로 배열되어 있는 다결정용 마스크.

【청구항 6】

제1항에서,

상기 제1 및 제2 영역은 교대로 배치되어 있는 다결정용 마스크.

【청구항 7】

절연 기판의 상부에 비정질 규소 박막을 형성하는 단계,

적어도 둘 이상의 다른 투과율을 가지는 투과 영역의 슬릿 패턴을 가지는 다결정용 마스크를 이용하여 레이저빔을 국부적으로 조사하여 상기 비정질 규소 박막을 결정화하여 다결정 규소 박막을 형성하는 단계,

상기 다결정 규소 박막을 패터닝하여 반도체층을 형성하는 단계,

상기 반도체층을 덮는 게이트 절연막을 형성하는 단계,

상기 반도체층의 상기 게이트 절연막의 상부에 게이트 전극을 형성하는 단계,

상기 반도체층에 불순물을 주입하여 상기 게이트 전극을 중심으로 양쪽에 소스 및 드레인 영역을 형성하는 단계,

상기 소스 및 드레인 영역과 각각 전기적으로 연결되는 소스 및 드레인 전극을 각각 형성하는 단계

를 포함하는 박막 트랜지스터의 제조 방법.

【청구항 8】

제7항에서,

상기 드레인 전극을 드러내는 접촉 구멍을 가지는 보호막을 형성하는 단계,

상기 접촉 구멍을 통하여 상기 드레인 전극과 연결되어 있는 화소 전극을 형성하는 단계를 더 포함하는 박막 트랜지스터의 제조 방법.

【청구항 9】

제7항에서,

상기 다결정용 마스크는 상기 슬릿 패턴이 제1 투과율을 가지는 제1 영역과 제2 투과율을 가지는 제2 영역을 포함하는 박막 트랜지스터의 제조 방법.

【청구항 10】

제9항에서,

상기 제1 영역의 상기 슬릿 패턴에는 반투과막이 형성되어 있으며, 상기 제2 영역의 상기 슬릿 패턴은 개구부를 이루어진 박막 트랜지스터의 제조 방법.

【청구항 11】

제10항에서,

상기 제1 및 제2 영역에서 상기 슬릿 패턴들은 반 피치만큼 어긋나 배치되어 있는 박막 트랜지스터의 제조 방법.

【청구항 12】

제11항에서,

상기 제1 및 제2 영역에서 상기 슬릿 패턴들은 두 열로 배열되어 있는 박막 트랜지스터의 제조 방법..

【청구항 13】

제12항에서,

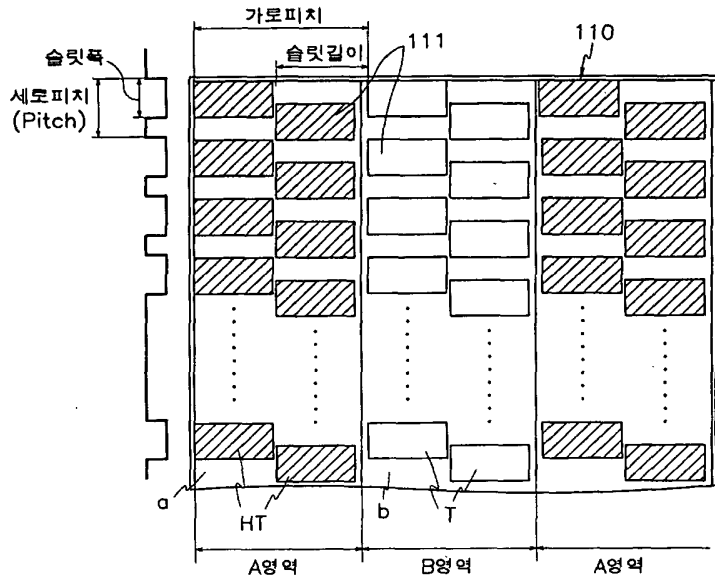
상기 제1 및 제2 영역은 교대로 배치되어 있는 박막 트랜지스터의 제조 방법.

1020020056138

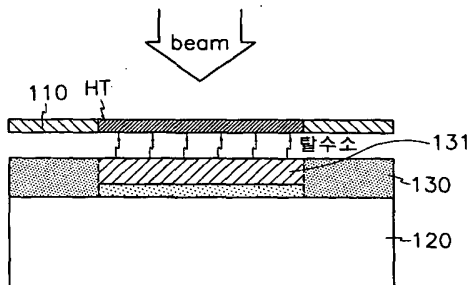
출력 일자: 2003/2/6

【도면】

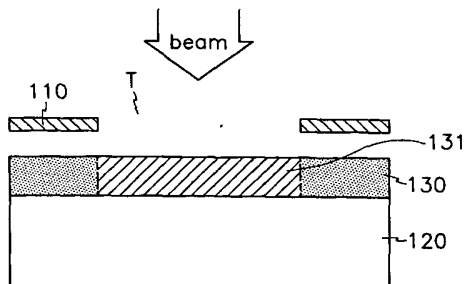
【도 1】



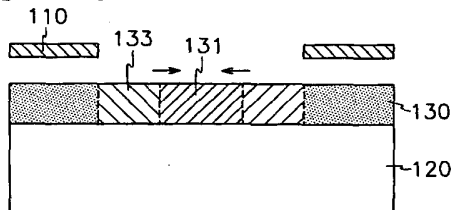
【도 2a】



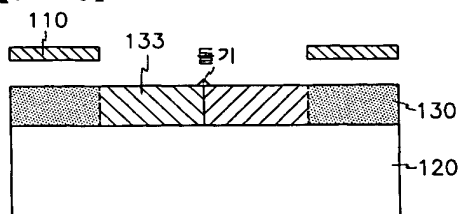
【도 2b】



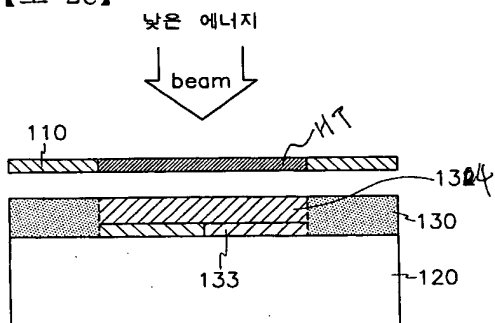
【도 2c】



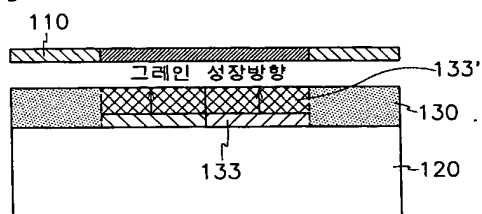
【도 2d】



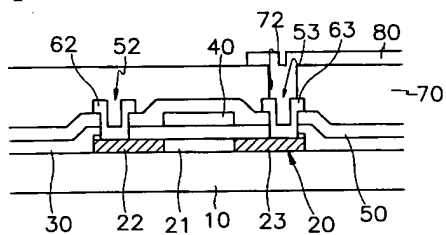
【도 2e】



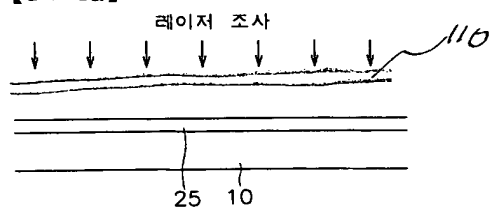
【도 2f】



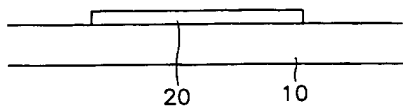
【도 3】



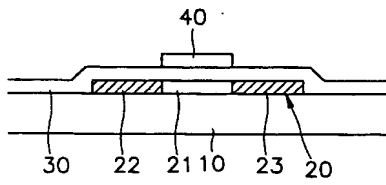
【도 4a】



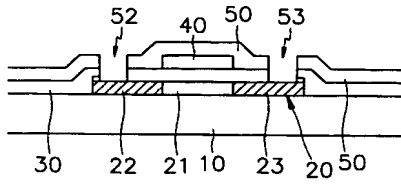
【도 4b】



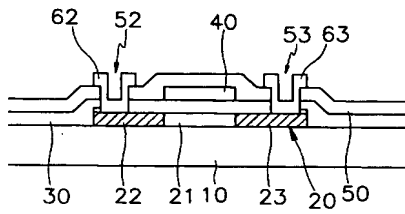
【도 4c】



【도 4d】



【도 4e】



【도 4f】

